



Components, Packaging and Manufacturing Technology Society Japan Chapter

News Letter 第2号

2012年11月2日

【巻頭言】



Evening Meeting の活用を

IEEE CPMT Society Japan Chapter Secretary
平 洋一

昨年より CPMT Japan Society の Secretary として、これまで2年ほど務めさせていただきました。Japan Chapter でこのような仕事をするのは初めてでしたが、いろいろな面で非常に参考になりました。

CPMT は IEEE の中の一つの Society つまり学会です。CPMT を含めて IEEE の学会活動は基本的にボランティアで成り立っています。ボランティアは給与をもらって仕事をする会社での仕事とは違って無給ですが、そのことを除けば、運営の仕方は会社と同じです。それぞれの仕事を締め切りに間に合うように片付ける必要があることもまったく変わりません。ボランティアであることを何かの不都合の言い訳には使えません。しかしながら驚くことに、この学会の運営に多くの方が参加しています。会費を払って会員となれば技術的な情報は学会から得られますし、運営にかかわるからといって特に多くの情報を得られるわけではないのになぜこのようなボランティアの仕事にかかわる人が多数いるのでしょうか。その理由のひとつは、外とのネットワークをつくる機会がふえるからといえるかもしれません。一般的にある会社、あるいは組織のなかで友達を作ることは簡単ではありません。深い知り合いであったとしても、多くは上下関係や競争する関係にあり、常に何らかの緊張が必要で、対等の立場でつきあうのはなかなか困難です。外とのネットワークのいいところは、それぞれが本来所属する組織での立場にかかわらず対等につきあえることです。昔米国で仕事をしていたとき、「なかなか友達ができない。」と外で誰かに話したところ、「会社のなかで友達をつくるのは難しい。子供の学校かなにかのボランティアをやらないと友達はなかなかつくれませんよ。」といわれました。確かに、学校のボランティアは子供のために何かいいことをしようという共通の目標をもって仕事をします、そこでは各自の会社の立場などは関係がありません。

もちろん、ネットワークをつくるために必ずボランティアの仕事をしなければならないというわけではありません。もともと仕事から離れて、いろいろな講演会や研究会などに参加することはこのためのいい機会です。CPMT Japan では Evening Meeting と呼ぶ、最先端の研究者をお招きして詳しい講演をしていただく研究会を年数回開催しています。Evening Meeting は最新の技術に関する知識を得られて、かつネットワーク作りもできるという一石二鳥のすばらしい行事です。ぜひこれからもこの Evening Meeting の機会を有効に活用していただきたいと思います。

(本コラムは CPMT Japan Chapter BOG Member が交代で執筆しています)

[1] イベント報告

(当 Chapter 主催, 協催のイベントの様子を報告します)

2012 第 2 回 IEEE CPMT Society Japan Chapter イブニングミーティング

- 日時: 2012 年 7 月 26 日 15:30-19:00
- 場所: 東京大学本郷キャンパス 工学部 1 号館講義室

(プログラム)

- 「大型 LSI を搭載した高速伝送用低反りコアレス基板」
小出正輝氏(富士通アドバンテストテクノロジー)
- 「低温硬化可能な半導体パッケージング用ポリマー材料」
江里口武氏(旭硝子)
- 「Cu ワイヤボンディング実装の BGA パッケージにおけるモールド樹脂とサブストレートの材物性が信頼性に与える影響の評価」
植垣祥司氏(ASE グループ)
- 「実用化に向けた 2.5D / 3D 積層デバイスの最先端技術を業界動向」
折井靖光氏(日本 IBM)

(概要)

計算速度が飛躍的に向上したスーパーコンピュータ, 画面は大きく高性能になりながら薄く軽量になったスマートフォンなど, 電子機器の進化は留まるところを知りません. そして, この進化を大きく支えているのが最先端の実装技術です. 2012 年の第 2 回 CPMT Japan Chapter イブニングミーティングでは, コアレス基板, 半導体パッケージング用ポリマー材料, Cu ワイヤボンディング実装における信頼性評価, 2.5D / 3D 積層デバイス技術の 4 件の発表があり, 新鋭の ICT 機器を支える実装技術が紹介されました. (参加者 35 名)

以下に各講演の概要を紹介します.

大型 LSI を搭載した高速伝送用低反りコアレス基板

(小出正輝氏: 富士通アドバンテストテクノロジー)

コアレス基板の大型フリップチップへの適用に向けては, 熱による反りが歩留まりや信頼性を低下させる大きな要因となっている. 本講演では熱を加えたときの高精細な反りの影響を評価解析し, プリプレグを基板の外層に配置する構造により反りを大きく抑制できることを明らかにしている. こうした大型 BGA を適用可能なコアレス基板技術により, 最新鋭のスーパーコンピュータ“京”のような極めて

高い信頼性で高速信号処理を行なう必要がある最先端の機器の実現が可能となり, 実装技術の重要性をあらためて認識するものであった.



低温硬化可能な半導体パッケージング用ポリマー材料 (江里口武氏: 旭硝子)

モバイル機器に代表される現在の小型, 軽量の ICT 機器の進化はポリマー誘電材料技術無くして語ることはできない. 本講演では低温キュア可能な感光性ポリマーの特性と, そのプロセス性が紹介された. 硬化ポリマーの良好な電気特性, 機械特性, 耐熱性, 接着性, 耐溶剤性は半導体パッケージング用材料として適している. 室温における材料の安定性やレーザーによる穴あけの可能性, 吸湿したときの特性に関し, 質疑応答が行われた.



Cu ワイヤボンディング実装の BGA パッケージにおけるモールド樹脂とサブストレートの材物性が信頼性に与える影響の評価 (植垣祥司氏: ASE グループ)

金ワイヤボンディングからの移行が急速に進む銅ワイヤボンディングでは, BGA パッケージの構成部材であるモールド樹脂やサブストレート樹脂と銅ワイヤとの相互作用について未知の部分が多く, 現時点で多くのリスクを内包している. 本講演では, 有機 BGA パッケージの信頼性について, モールド樹脂の物性とサブストレートのハロゲン含有量に着目した評価の結果が報告され, ボンディングプロセスにおける条件の制御や管理が重要であることが

指摘された。

(京都市左京区, <http://www.miyakomesse.jp/>)



4. 実用化に向けた 2.5D / 3D 積層デバイスの最先端技術を業界動向 (折井靖光氏: 日本 IBM)

スマートフォンに代表される小型、軽量の電子機器を実現するために、LSI の高密度実装やデジタル回路の高速信号処理、低消費電力駆動が必要不可欠である。このような要件を実現する技術として 3D 積層デバイスやシリコンインターポーザを使った 2.5D 積層デバイスが注目を集めている。本講演では 2.5D / 3D 積層デバイスにおける技術動向と、これらの実現に必要な要素技術であるチップ間超微細接合技術、および封止技術が紹介された。



[執筆: 原田高志 (NEC)]

[2] イベント開催案内

(今後予定されているイベントをご紹介します)

(1) IEEE CPMT Symposium Japan 2012

- 日時: 2012 年 12 月 10-12 日
- 場所: みやこめッセ

(概要)

本シンポジウムの前身は 1992 年にパッケージング技術に関する国際会議としてスタートし、隔年で開催されてきた“The VLSI Packaging Workshop in Japan”です。近年のエレクトロニクス分野においてパッケージング技術の重用性が高まる中、2010 年より“IEEE CPMT Symposium Japan”に名称を変え、材料、設計から評価まで、パッケージングに関わるより広い技術領域を扱うシンポジウム(主催: IEEE CPMT Society)として生まれ変わりました。第 1 回の東京に引き続き、第 2 回目を迎える今年、場所を古都京都に移し、12 月 10 ~ 12 日の 3 日間わたって開催されます。3 件の Plenary speech, 11 件の招待講演, 95 件の一般講演が予定されております。是非とも多くの方にご参加頂き、活発な議論がなされることを期待いたします。

詳細は <http://www.vlsi-pkg-ws.org/> をご覧ください。

(Plenary speech)

“The IBM Blue Gene/Q Interconnect Architecture”

Yutaka Sugawara (IBM Research)

“Molding technologies – a new way for system integration”

Rolf Aschenbrenner (Fraunhofer)

“Packaging DNA” William T. Chen (IMRE)

[3] 国際会議参加報告

(実装技術に関連する国際会議参加報告をお届けします。)

(1) 62nd Electronic Components and Technology Conference (ECTC2012) 参加レポート

- 日時: 2012 年 5 月 29 日-6 月 1 日
- 会場: Sheraton San Diego Hotel & Marina, San Diego, California, USA

今年の 5 月末に米国、カリフォルニア州サンディエゴの Sheraton ホテルで開催された IEEE- CPMT 主催の国際会議 ECTC2012 に参加した。今回で 62 回目を数える、電子実装技術全般に関する最大の国際会議である。25 カ国から 1200 人の参加者があり、348 件の技術論文が口頭発表で 36 セッションとポスター発表で 5 セッションの時間枠で発表された。特に、3D/TSV に関

連した発表は、非常に多岐に渡る技術領域について63件と過去最多であった。なお、29日は、16コースのProfessional Development Courseが設けられ、300人が参加した。また、技術展示コーナーでは、過去最多の83ブースの展示があった。以下に筆者が聴講した3D/TSV関連の発表について、要点を紹介する。

5月30日午前に聴講したSession 1: 3D Interconnectでは、ITRIよりウエハレベル3D集積プロセス、Savoi大学より3D Interconnectによる高速信号伝送特性のシミュレーション解析、大阪大学よりIn-Sn微細バンプ接合形成技術、RTIよりアンダーフィルプリコートCu接合形成、SET North Americaより大気圧プラズマ処理の微細ピッチ接続技術、KAISTよりNCF利用のCu接合形成、OracleよりProximity Communication Interconnect技術について、7件が発表された。

5月30日午後に聴講したSession 8: 3D Reliabilityでは、KAISTより高周波測定によりTSV絶縁層の欠陥評価、IMECよりTSVのTime Dependent Dielectric Breakdown (TDDDB)評価、XilinxよりKeep Out Zoneへの内部応力の影響評価、Samsung Electronicsより3D積層対応のチップパッケージ、Texas InstrumentsよりTSV-マイクロバンプ接合のEM信頼性評価、ST Microよりエレクトロマイグレーションを考慮した3D-IC TSV接続の設計、IMECよりTSV近傍の内部応力評価について、7件が発表された。

5月31日午前に聴講したSession 13: 3D TSV Manufacturingでは、IMECより25 μ m厚デバイスによるDie to Wafer 3D ICプロセス、東京大学よりWafer to Wafer 3D集積プロセス、KTH Royal Institute of Techより磁力を応用した金属挿入の高アスペクト比24のTSVについての3件が発表され、Session 16: 3D Electrical Analysisでは、芝浦工業大学より3D SiPの電源インピーダンスとノイズの解析、Alteraより3D IC対応のシリコンインターポーザ電源供給システム、IBMより3Dチップ対応シリコンインターポーザの電源供給モデル、KAISTより3D-ICにおけるTSVのデカップリングコンデンサ応用の4件が発表された。

5月31日午後に聴講したSession 19: Thru Via Technologiesでは、Applied MaterialsよりTSV via middleプロセス装置群、CEA-LetiからVia middle TSVプロセス、

Fraunhofer IZMより3D集積対応のドライエッチングプロセス解析、関西大学よりオールウエットCu TSV充填プロセスの3件が発表され、Session 24: Inkjet Technology and Embedded Devicesでは、Infineon Technologiesよりウエハレベル受動部品内蔵技術、AISTより3D集積対応の電源インピーダンス評価解析技術の2件が発表された。

6月1日午前に聴講したSession 25: 3D Integrationでは、Cisco Systemより3D-SiP強度特性テストチップ開発、CEA-LetiよりTSVとマイクロ挿入接続による3D積層、Fraunhofer IZMよりポリイミド利用のウエハ反接合技術、Texas InstrumentsよりTSV利用の積層WCSPパッケージ、IBMより2.5D and 3D技術開発と試作デモ、KAISTよりNCFとCuポスト利用の3D-TSV積層接続、IMECよりDRAM-on-Logic積層パッケージの放熱性能評価について、7件が発表された。

6月1日午後に聴講したSession 31: Applications with 3D Technologiesでは、Fraunhofer IZMよりSnAgバンプ利用のVia Lastプロセス、Endicott Interconnect Techより3D接続の応用、KAISTよりTSV利用のデカップリングコンデンサ、CEA-LetiよりCMOSセンサカメラのウエハレベルTSVパッケージ、LAAS-CNRSより誘電体ピラー利用の3D-MMIC、Georgia Institute of Techより薄膜コンデンサ内蔵の3Dインターポーザ、Invensasより微細ピッチPoP技術について、7件が発表された。

今回は、2013年5月末に米国、ラスベガスで開催の予定である。

[執筆: 青柳昌宏(産総研)]

【4】研究室紹介

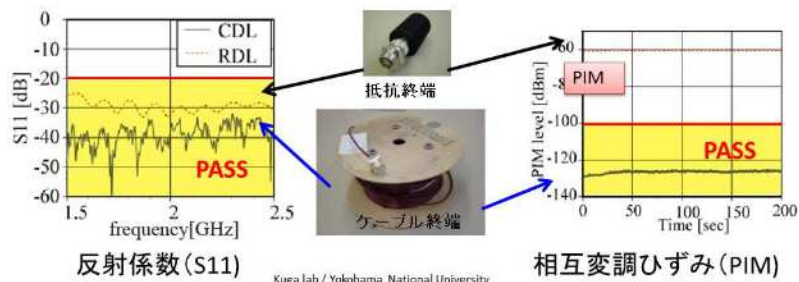
(本号から実装技術関係の研究勢力的に進めている大学、研究所の研究室をご紹介します。第一回は横浜国立大学の久我宣裕先生の研究室をご紹介します。)

(1) 横浜国立大学 久我研究室

大学院工学府物理情報工学専攻電気電子ネットワークコース / 理工学部数物・電子情報系学科電子情報システムEP <<http://www.kugalab.ynu.ac.jp>>

受動回路内の相互変調ひずみ現象:具体例

- マイクロ波コンポーネントの評価指標
 - 反射係数(S11):インピーダンス整合の良否 → 一般的
 - 例) S11<-20dB → GOOD!
 - 相互変調ひずみ(Passive Inter-modulation:PIM):非線形性
 - 例) 43dBm(20W) × 2波
 - 抵抗終端(汎用): -60dBm → BAD!
 - ケーブル終端: -130dBm → GOOD!



【はじめに】

横浜国立大学・久我研究室は無線通信用アンテナや回路に関連する研究開発に取り組む研究室です。現在は学部学生4名、修士課程学生6名(留学生1名)、博士課程学生1名が在籍しています。

【研究課題の特徴】

我々の研究室の特徴は、高周波回路におけるノイズ問題、例えば Passive Intermodulation(PIM)に関する問題に取り組んでいることです。PIMとは「受動回路で発生する相互変調ひずみ」という非線形現象です。増幅器などで問題となる相互変調ひずみ(IM)との相違点は、対象とする回路がアンテナやコネクタ、伝送線路など線形受動回路であることです。

PIMは携帯電話の基地局アンテナなど送受信で共用される装置で発生した場合に問題となります。これは送信波により発生したPIM波が受信波帯域に落ちた場合、フィルタによりそれを濾波することができないためです。また発生したPIM波は送信電力と比較すれば非常に微弱なものです。同様に微弱な携帯端末からの上り波、すなわち受信波には深刻な干渉となります。この種の問題はCATVシステムでも Common Path Distortion(CPD)という呼称で報告されています。

【CPMTとの接点】

PIMが発生する箇所は、コネクタなどの導体接点、半田接続部、プリント基板などで、それらの非線形性は、導体表面の皮膜によるトンネル効果、微小電気接点における電流密度の局所的増加、導体の組成等、様々な要因により生じます。またアンテナにより周囲コンポーネントに誘導される電流等により発生したPIMが障害となる場合があります。

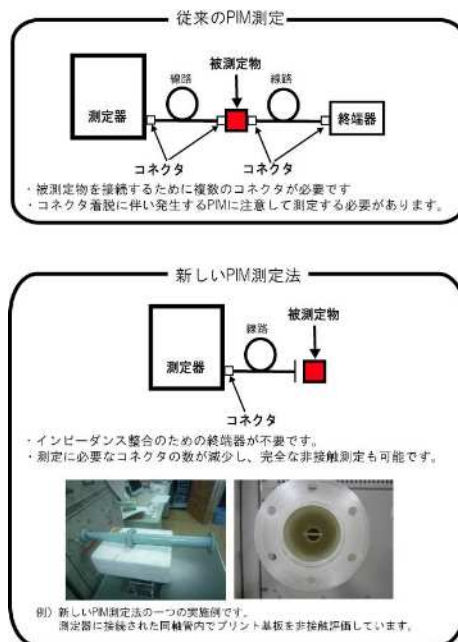


図2 新たな測定法の考案により、測定において整合終端が不要になりました



図3 年末の忘年会

PIM問題を解決しようとする、電気・機械・化学・熱など複数領域の知見が必要となります。そのような観点から参考になるのが IEEE CPMT の論文です。評価量は異なるのですが、取り扱う問題や物理現象に共通性が多々存在します。例えば実装回路に用いられる各種プリント配線板では微細配線が多用されています。無線通信装置に比べればその運用電力は小さなものですが、微細配線であるが故に電流密度という観点では類似した現象が多々見られるわけです。このような CPMT 分野の研究は、我々に取ってはしばしば有益な示唆を与えてくれます。そのような折り、半導体集積回路の接続部の不良を非線形性という観点から PIM で検出できないか、という相談が舞い込みました。このような背景から CPMT の分野に足を踏み入れるようになりました。

【主な研究成果】

これまでの研究成果の一例をご紹介します。一般のマイクロ波回路測定ではインピーダンス整合、すなわち整合終端の使用が不可欠でしたが、我々の考案した測定法は、整合終端を不要とする新たな方法です。そのため従来の測定手法と比べると、整合終端の着脱等に起因する PIM 測定の不確定性を著しく低減することができます。簡易な構造で試料の非接触測定を行うことも可能ですので、材料評価や PIM 発生源の特定を行うには非常に効果的な手法です。この測定法を利用することで、プリント基板で発生する低レベルな PIM の評価も容易になりますし、実装回路等における不良ハンダ等接続等の非接触検出等への応用も検討しています。

【むすび】

本研究室の特徴と研究成果の一部をご紹介します。少数精鋭とは、精鋭を少数集めるのではなく、少数で努力するとみな精鋭になるのだ、というのはある先輩の言。これを信じて、小さな所帯ですが、若い学生と共に今後とも新たな世界を切り開けるよう努力してまいります。

[執筆: 久我宣裕(横浜国立大学)]

著者略歴:

平成9年横浜国立大学大学院博士課程修了。同年日立電線株式会社に入社。平成11年東京工芸大学工学部講師。平成16年横浜国立大学大学院講師。現在同大学大学院工学研究院・准教授