

(203) LSI

# スイッチトストライプインダクタを用いた 14 bit デジタル制御発振器の実現性の検討 Feasibility study of 14-bit digitally controlled oscillator using switched stripe inductor

八木 希知 森下 賢幸 小椋 清孝 伊藤 信之

Mareshi Yagi Takayuki Morishita Kiyotaka Komoku Nobuyuki Itoh

岡山県立大学大学院 情報系工学研究科 システム工学専攻

## 1 研究背景・目的

近年, PLL がオールデジタル PLL (ADPLL) へ進化するに伴い, 発振器回路も発振周波数をアナログ電圧で制御する電圧制御発振器 (VCO) からデジタル信号で制御するデジタル制御発振器 (DCO) への進化が求められている. しかしながら, 現在 DCO と呼ばれている回路はスイッチトキャパシタとバラクタの組み合わせで周波数制御を行っており, 半デジタル制御となっている[1-3]. これは, スwitchトキャパシタだけを用いてデジタル制御する場合, 各ビット間に必要な非常に微小な容量差 (<20 aF) を実現することが, 現在のプロセス精度では困難だからである. そこで, 本研究ではスイッチトインダクタに着目し, 相互インダクタンスによりビット間で微小なインダクタンスの差が得られる事を見だし, そのインダクタを用いた DCO の実現性を検討した.

## 2 インダクタの構造と特性

本研究では図1に示すような構造のスイッチトストライプインダクタを用いる. これはインダクタに, 直列に MOS-SW を適用した構造である. ここで,  $L_n$  は各ストライプのインダクタ,  $SW_n$  はストライプに直列に接続されているスイッチ,  $k_{i,j}$  は有効な (スイッチで ON されている) ストライプ間に生じる結合係数である.

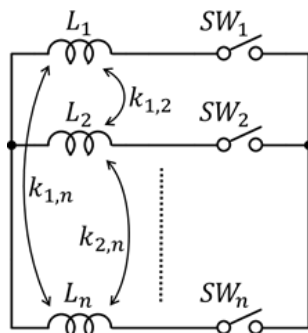


図1 提案するスイッチトストライプインダクタの構造

### 2.1 インダクタンス

スイッチトストライプインダクタ全体のインダク

タンスを式 (1) に, 有効なストライプの各インダクタのインダクタンスを式 (2) に示す.

$$L_{tot} = \frac{1}{\sum_{i=1}^n \frac{1}{L_i}} = \frac{1}{\frac{1}{L_1} + \frac{1}{L_2} + \dots + \frac{1}{L_n}} \quad (1)$$

$$L_m = k_{m1} \sqrt{L_{S_m} L_{S_1}} + k_{m2} \sqrt{L_{S_m} L_{S_2}} + \dots + k_{mm} \sqrt{L_{S_m} L_{S_m}} \quad (2)$$

ここで,  $L_S$  は各ストライプの自己インダクタンス,  $k_{ij}$  は有効なストライプ間に生じる結合係数である. なお,  $k_{mm} = 1$  である.

### 2.2 設計したインダクタ

本研究では 12-13 GHz の発振周波数と 10 ppm 未満の平均周波数精度を目標としたため, 13 bit 以上の周波数ステップが必要となる. そこで, 1 bit 分の余裕を持たせ, 14 bit の周波数ステップでインダクタを設計した. 実際に設計したスイッチトストライプインダクタのレイアウトと MOS-SW を適用したときの等価回路を図2に示す.

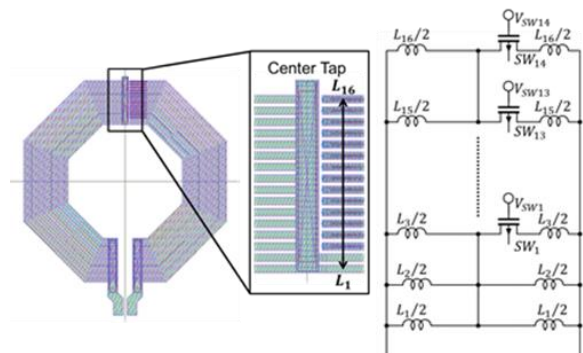


図2 設計したスイッチトストライプインダクタのレイアウトと MOS-SW を適用した時の等価回路

プロセスはロームの 180nm CMOS プロセスを用いた. 図2に示したインダクタは, 電磁界シミュレーションにより多ポートの等価回路を生成し, MOS-SW を含む回路として回路シミュレータを用いて解析した. ここでは, MOS-SW を直列に挿入していることから, インダクタ全体の直列寄生抵抗を低下さ

せるため、MOS-SW を挿入しないストライプを 2 本用意し、残りの 14 本にスイッチを挿入した。また、発振回路を NMOS のゲインセル回路としたため MOS-SW には PMOS を使用し、ゲート幅を  $48\ \mu\text{m}$ 、ゲート長を  $180\ \text{nm}$  とした。

図 2 に示したスイッチトインダクタのスイッチを  $SW_{14}$  から  $SW_1$  まで順にオンにする。このときのインダクタンスの周波数特性を図 3 に示す。図 3 より、本研究で設計したスイッチトストライプインダクタでは、インダクタと MOS-SW の接合容量が直列共振することがわかった。よって、使用できる周波数には制限がある。

同様にして得た  $13\ \text{GHz}$  におけるインダクタのインダクタンスと寄生抵抗の値を図 4 に示す。 $13\ \text{GHz}$  において、設計したスイッチトインダクタのインダクタンスは、スイッチを ON することにより並列数が  $n$  倍になっても相互インダクタンスにより  $1/n$  倍となることはなく緩やかに減少し、本研究のスイッチトインダクタのインダクタンスは、この範囲では  $80\sim112\ \text{pH}$  が得られた。また、寄生抵抗はスイッチが全て OFF のとき、インダクタの寄生抵抗だけが表れるのに対して、スイッチを ON にするとスイッチとインダクタの寄生抵抗が直列となるため 1 本あたりの抵抗値は高くなるが、並列数が増加するため ON しているスイッチの数が増えると値は減少した。

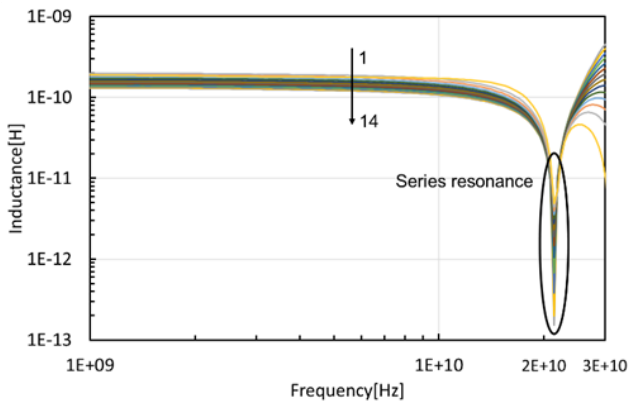


図 3  $SW_{14}$  から  $SW_1$  まで順にオンにしたときのインダクタの周波数特性

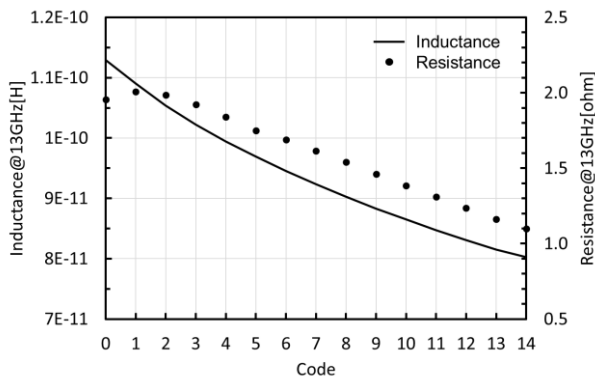


図 4  $SW_{14}$  から  $SW_1$  まで順にオンにしたときの  $13\ \text{GHz}$  におけるインダクタのインダクタンスと寄生抵抗

## 2.3 設計した DCO

図 5 は設計した DCO 回路であり、従来の NMOS クロスカップルゲインセルと NMOS カレントミラー回路及び、バッファ回路で構成され、回路のコア電流は  $V_{Bias}$  によって制御される。

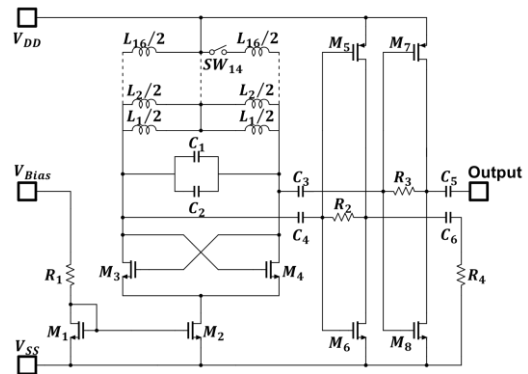


図 5 設計したデジタル制御発振器の等価回路

## 3 測定結果

設計した DCO は 14 bit のスイッチを用いており、手動で測定をするのは困難であるため、自動測定を行った。DCO を自動測定するにあたって構成した測定系を図 6 に示す。これは電源を PC でコントロールしてクロック信号を生成し、14 bit カウンタ出力をオンウェーハで DCO に入力し、そのときの周波数を周波数カウンタで測定し、データを PC に取り込む。

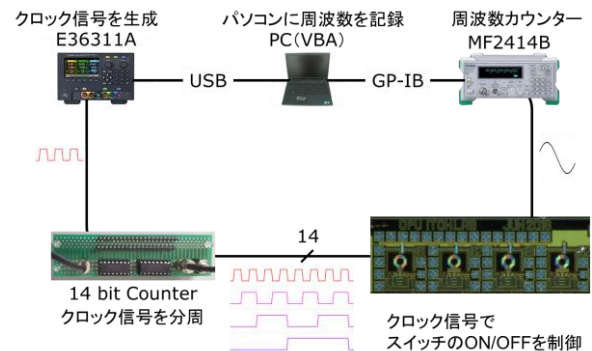


図 6 DCO の測定系の構成

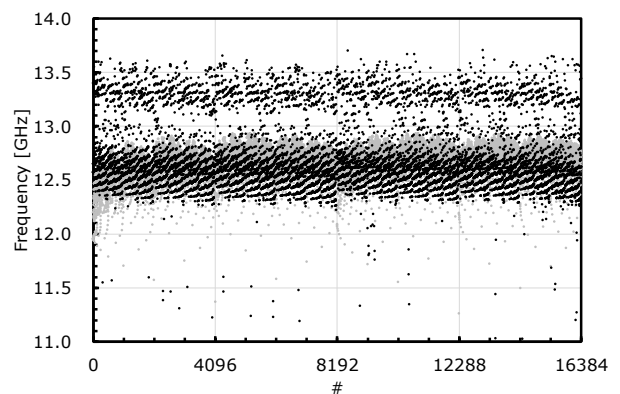


図 7 スイッチを全て制御したときの DCO の発振周波数の測定値 (●) と計算値 (○)

図7に全てのスイッチを制御(14bit=16,384通り)したときのDCOの発振周波数の測定結果と計算結果を示す。12~13GHzの領域において計算値と測定値は概ね良い一致を示しているが、13.5GHz周辺に測定値の分布があるのが計算値とは異なっている点である。

図8に周波数ステップの測定結果と計算結果を示す。この結果より、隣り合う周波数との差から周波数精度を計算したところ、帯域12.4-12.6GHzにおいて平均周波数精度2.0ppm、最大周波数精度26ppmが得られた。この時、各ビットで10ppm未満を満たすためには125kHz未満で発振周波数を切り替える必要がある。

図9に1MHz離調の位相雑音の測定結果を示す。周波数測定とは異なり全bitの位相雑音を測定することはできなかったが、 $SW_1 \sim SW_6$ の6bit制御した場合の位相雑音は、1MHz離調で-90~-98dBc/Hzが得られた。

図10に設計したスイッチトインダクタを用いた14bitデジタル制御発振器のチップ写真を示す。

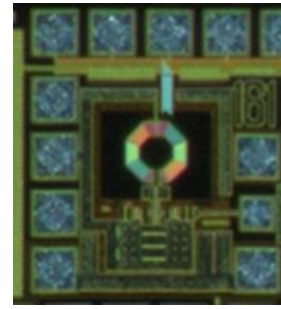


図10 スwitchトインダクタを用いた14bit DCOチップ写真

## 4 まとめ

14bitデジタル制御発振器の検討を行い、スイッチトストライプインダクタを用いることにより帯域12.4-12.6GHzで平均周波数精度2.0ppm、最大周波数精度26ppmが得られた。また、DCOの位相雑音は1MHz離調で-90~-98dBc/Hzが得られた。インダクタに直列にMOS-SWを挿入したため、位相雑音特性は良好とは言えない値であったが、本研究により、ストライプ型のインダクタの切り替えにより相互インダクタンスを利用して、高周波領域において微小な発振周波数差を得る事を実現できることが確認された。今後は直接的にインダクタの本数を変える方法で無く、間接的に変えることにより位相雑音特性の向上を図る必要がある。

## 謝辞

本研究は東京大学大規模集積システム設計教育研究センターを通し、日本ケイデンス株式会社およびキーサイト・テクノロジー株式会社の協力で行われたものである。

## 参考文献

- [1] W. Wu, et, al., "High-Resolution Millimeter-Wave Digitally Controlled Oscillators With Reconfigurable Passive Resonators," IEEE j. of Solid-State Circuits, pp. 2785-2794, Vol. 48, No. 11, Nov. 2013.
- [2] T. LaRocca, et, al., "CMOS Digital Controlled Oscillator with Embedded DiCAD Resonator for 58-64GHz Linear Frequency Tuning and Low Phase Noise," 2009 IEEE MTT-S International Microwave Symposium Digest, pp.685-688, 2009.
- [3] J. Bai, et, al., "A 28-nm CMOS 40-GHz High-Resolution Digitally Controlled Oscillator for Automotive Radar Applications," 2017 IEEE 17th Topical Meeting on Silicon Monolithic Integrated Circuits in RF Systems (SiRF), pp.91-93, Phoenix, Mar. 2017.

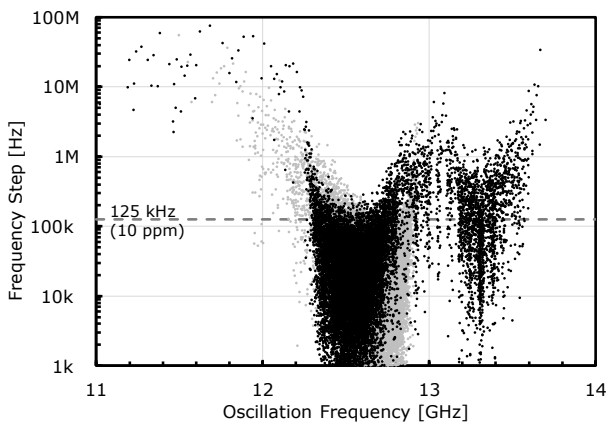


図8 DCOの周波数ステップの測定値(●)と計算値(●)

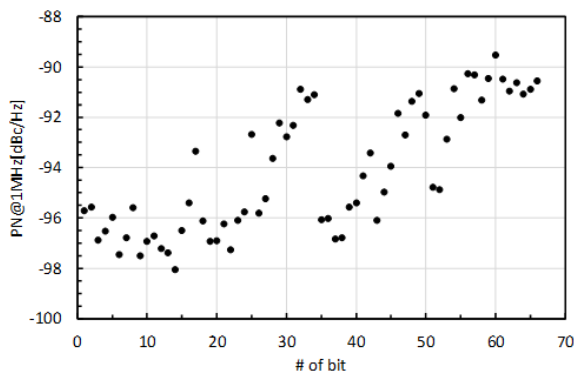


図9  $SW_1 \sim SW_6$ を制御した時の1MHz離調の位相雑音