

(203) LSI

インダクタ結合を用いた準ミリ波 Class-C 発振器の検討

A Study on Inductive Coupled Class-C VCO in Quasi-Millimeter Wave

田島直樹 森下賢幸 小椋清孝 伊藤信之

Naoki Tajima Takayuki Morishita Kiyotaka Komoku Nobuyuki Itoh

岡山県立大学大学院 情報系工学研究科 システム工学専攻

1 研究背景・研究目的

近年、無線通信のデータレートの向上に伴い、高周波における低位相雑音電圧制御発振器の検討が必要となっている。発振器の位相雑音の原因の一つにトランジスタの電流雑音があるが、Class-C 発振器ではトランジスタを弱反転領域で動作させるため電流を低く抑えることができ、電流雑音の低下、低消費電力化が可能であると考えられ研究が進んでいる [1]。現在、Class-C 発振器として発表されている実現例の大半は図 1(a)に示すキャパシタ結合 Class-C 発振器であるが、この回路で十分な発振振幅を得るために C_G を大きくすると、その寄生容量も増大し高周波における動作が困難となると考えられる。一方、図 2(b)に示したインダクタ結合 Class-C 発振器では L_G と L_D を逆相で結合させており、相互誘導によりゲートの AC 振幅をドレインの AC 振幅に伝えることで動作しているため、キャパシタ結合 Class-C 発振器のように寄生容量による影響は少ないと考えられる。本研究ではインダクタ結合 Class-C 発振器の 24 GHz における実現性と位相雑音、消費電力について検討を行った。

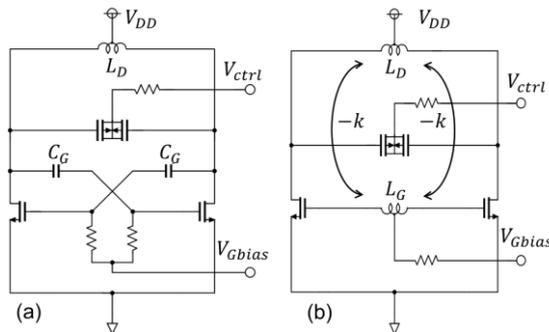


図 1 Class-C 発振器(a)キャパシタ結合,(b)インダクタ結合

2 インダクタ構造の検討

インダクタンス $L=120$ pH, $Q=10$ とした理想的なインダクタを用いて、発振周波数 24 GHz のインダクタ結合 Class-C 発振器におけるドレイン側とゲート側のインダクタ L_D, L_G の結合係数 k が、1 MHz 離調における位相雑音 PN に与える影響、および発振振幅 V_{pp} のシミュレーション結果を図 2 に示す。

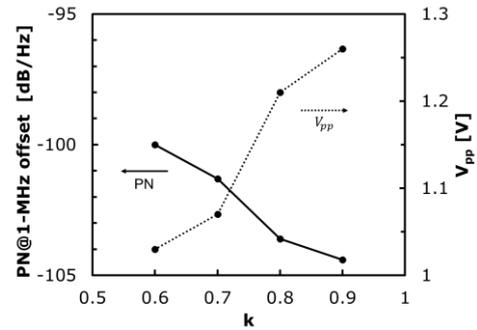


図 2 位相雑音の結合係数依存性

図 2 より、結合係数が高くなると、位相雑音は顕著に改善されている。これは結合係数の上昇により、発振振幅が増加したためと考えられる。したがって結合係数が位相雑音へ与える影響が大きいことが分かった。この結果より、実際のレイアウトにおいて高い結合係数が得られるインダクタの構造を検討した。インダクタの相互結合を考慮した代表的な二つのレイアウトの候補を図 3 に示す。

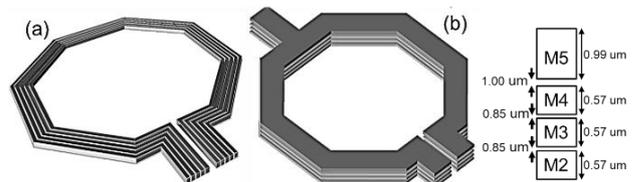


図 3 インダクタレイアウト(a)横方向結合,(b)縦方向結合

図 3(a)は L_D, L_G が横方向に並走しており、図 3(b)は L_D, L_G が縦積みとなっている構造である。一般的なこれまでの知見によると、図 3(a)に示した横方向に結合させたインダクタより、図 3(b)に示した縦方向に結合させたインダクタのほうが、高い結合係数が得られており、その値は横方向結合では約 0.6、縦方向結合では 0.8 以上が得られている [2]。本研究では高い結合係数を得るため、図 3(b)に示した縦方向結合させたインダクタ構造において、メタル層として M2~M5 を用い、階層構造にしたインダクタを検討した。この構造では 5 層配線プロセスの M2 以上の配線層を用いることとし、その中で M4~M5 を用いると 1 通り、M3~M5 では 3 通り、M2~M5 では 7 通りのメタルの組み合わせがあり、全 11 通りの構造で電磁界解析を行い、結合係数を求めた結果を図 4 に示す。なお、インダクタの構造は、

内半径 30.0 μm , メタル幅 9.0 μm でインダクタンスは約 120 pH であった。

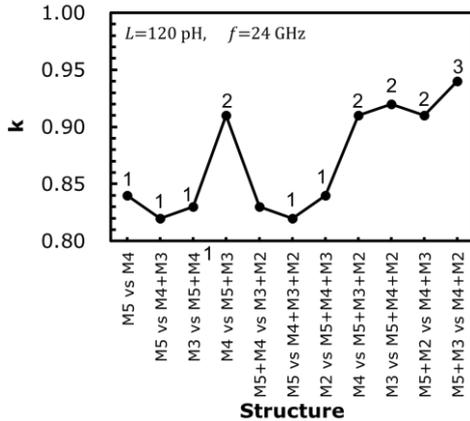


図 4 インダクタ構造と結合係数(数字は対向メタル数)

図 4 から、インダクタの構造の対向メタル数を考えると M4 vs M5 のような対向メタル数が 1 のとき結合係数は 0.83~0.84, M4 vs M3+M5 のような対向メタル数 2 のときでは 0.90~0.92, 対向メタル数 3 のときの M3+M5 vs M2+M4 の構造では 0.94 となり、対向メタル数が多いほど結合係数は高くなり、M3+M5 vs M2+M4 の構造で最も高い結合係数 0.94 が得られた。

3 VCO のシミュレーション

前節で検討した構造のインダクタを用いた VCO の 1 MHz 離調における位相雑音のシミュレーション結果と, FoM を結合係数に対して図 5 にプロットする。なお, FoM は式(1)で示される。

FoM [dB]

$$= -PN(\Delta\omega) + 20 \log\left(\frac{\omega_{osc}}{\Delta\omega}\right) - 10 \log(P_{DC}[mW]) \quad (1)$$

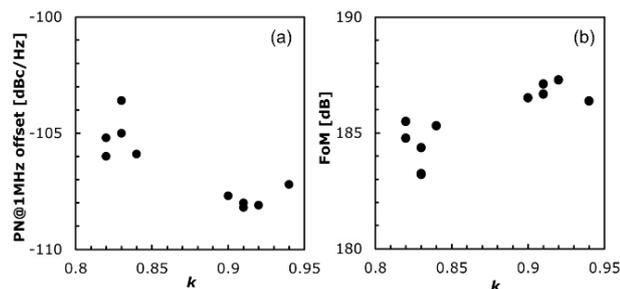


図 5 結合係数依存性(a)位相雑音,(b)FoM

図 5(a)において結合係数に対する位相雑音を比較すると、結合係数が高い方が概ね位相雑音は低くなっている。したがって、結合係数は高いほど位相雑音は改善され、この結果は前節で述べた結果と同じである。図 5(b)より FoM は図 5(a)に示した位相雑音の低下の傾向と同様に、結合係数を高くすると高くなっている。

また、同様の縦構造で、インダクタの直径の異なる

インダクタを設計し、電磁界シミュレーションを行い、回路シミュレーションより、位相雑音と FoM を検討した。その結果、インダクタンスが 120 pH~300 pH の範囲で、M3 vs M2+M4+M5 の構造における、位相雑音、FoM のインダクタンス依存性を図 6 に示す。

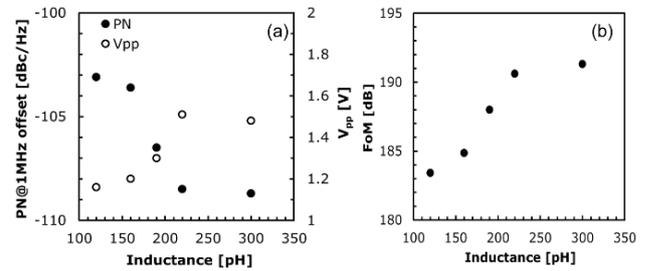


図 6 インダクタンス依存性(a)位相雑音,(b)FoM

図 6(a)よりインダクタンスが 120 pH~300 pH の範囲において、インダクタンスが高くなることにより発振振幅が増大し位相雑音は改善され、インダクタンスが 300 pH のとき最低位相雑音-108.7 dBc/Hz となった。また、図 6(b)より FoM は位相雑音の低下の影響を大きく受け、高いインダクタンスにより高 FoM となりインダクタンスが 300 pH のとき最大値 191.3 dB が得られた。

4 まとめ

本研究では LC 発振器の位相雑音の改善のために Class-C 発振器を検討し、24GHz におけるインダクタ結合 Class-C 発振器の実現性が確認され、結合係数、インダクタンスが高いほど低位相雑音となり、高い FoM が得られた。結合係数は階層構造にしたインダクタを用いることにより、メタルの層数、対向メタル数が多いほど高い値となり、M2~M5 を用いた場合、インダクタンス約 120 pH のとき M3+M5 vs M2+M4 の構造で最も高い結合係数 0.94 が得られた。また、すべての構造で位相雑音を比較した結果、 $L_{ind}=300$ pH, M3 vs M2+M4+M5 構造、消費電力 3.06 mW において 1 MHz 離調における位相雑音は-108.7 dBc/Hz であり、FoM は 191.3 dB であった。

参考文献

- [1] A. Mazzanti and P. Andreani, "Class-C Harmonic CMOS VCOs, With a General Result on Phase Noise" IEEE J. of Solid-State Circuit, Vol. 43, No. 12, Dec. 2008.
- [2] X.Xu, C. Chen, T. Sugiura, and T. Yoshimasu, "18-GHz Band Low-Power LC VCO Using LC Bias Circuit in 56-nm SOI CMOS," Proceedings of 2017 APMC, pp. 938-941, 2017.